

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-038196

(43)Date of publication of application : 10.02.1994

(51)Int. CI. H04N 7/137
H04N 5/92

(21)Application number : 04-193822 (71)Applicant : HITACHI LTD

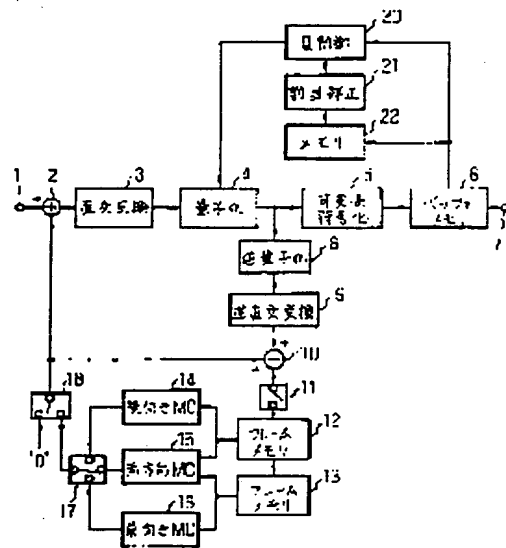
(22)Date of filing : 21.07.1992 (72)Inventor : YOSHIDA SUSUMU
SAITO TADASHI

(54) ANIMATION CODER

(57)Abstract:

PURPOSE: To suppress picture quality fluctuation of a reproduced picture attended with information quantity control.

CONSTITUTION: Coded original picture data are stored in a buffer memory 6 and sent at a prescribed speed. A generated information quantity storage circuit 22 stores a past generated information quantity in the unit of transmission and an allocation correction circuit 21 changes an allocation ratio in the unit of transmission accordingly. A quantization parameter control circuit 20 utilizes the determined allocation quantity to set a quantization parameter so as to let a generated information quantity be optimum thereby making a step width at the time of quantization suitable thereto. Thus, the fluctuation of the step width in the unit of transmission is suppressed and fluctuation of picture quality of a reproduced picture is not remarkable.



LEGAL STATUS

[Date of request for examination] 16.07.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against

examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-38196

(43)公開日 平成 6 年(1994) 2 月10日

(51)Int.Cl.⁵

H 0 4 N 7/137
5/92

識別記号

Z
H 4227-5C

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 3 (全 13 頁)

(21)出願番号

特願平4-193822

(22)出願日

平成 4 年(1992) 7 月21日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(72)発明者 吉田 進

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所映像メディア研究所内

(72)発明者 斉藤 規

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所映像メディア研究所内

(74)代理人 弁理士 並木 昭夫

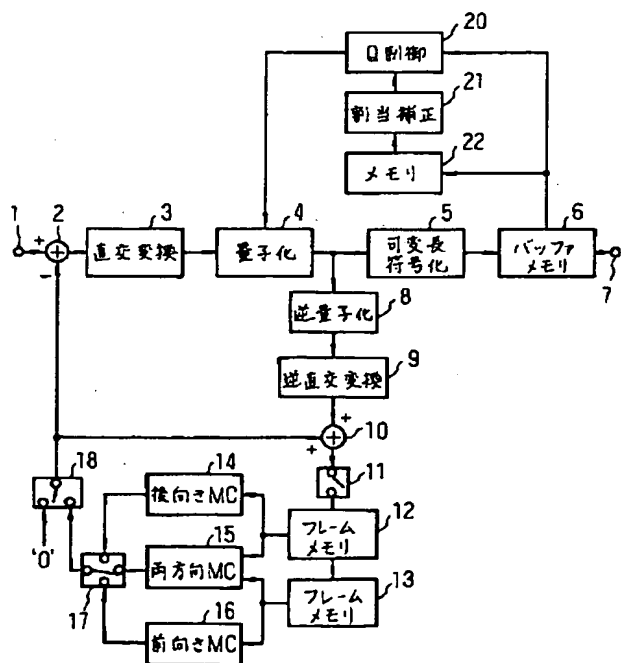
(54)【発明の名称】 動画像符号化装置

(57)【要約】

【目的】 情報量制御に伴う再生画像の画質変動を、小さく抑える。

【構成】 符号化された原画像データは、バッファメモリ 6 に記憶され、所定の速度で送出される。発生情報量記憶回路 22 は、伝送単位毎の過去の発生情報量を記憶し、それに応じて割当補正回路 21 は伝送単位毎の割当比率を変化させる。量子化パラメータ制御回路 20 は、決定した割当量を利用して、発生情報量が最適になるような量子化パラメータを設定し、量子化の際のステップ幅をそれに応じたものとする。

【効果】 伝送単位毎のステップ幅の変動を小さく抑えられ、再生画像の画質変動が目立たなくなる。



【特許請求の範囲】

【請求項1】 デジタル動画像信号を、少なくとも、量子化パラメータに応じて決定される量子化ステップ幅で量子化処理して、符号化データに変換し、変換された該符号化データをバッファメモリに一旦蓄積した後、所定の伝送レートで送出すると共に、

前記バッファメモリについて想定される仮想的なバッファメモリにおける前記符号化データの蓄積量を、前記符号化データの発生される1フレーム内の所定伝送単位毎の発生量と、前記符号化データについて割り当てられる前記伝送単位毎の割当量と、を利用して求め、得られた前記蓄積量に応じて前記量子化パラメータを決定する動画像符号化装置において、

前記伝送単位毎の前記発生量を記憶する発生量記憶手段と、該発生量記憶手段から読み出される過去の前記伝送単位毎の前記発生量をもとにして、前記伝送単位毎の前記割当量を逐次変化させる割当補正手段と、を備えることを特徴とする動画像符号化装置。

【請求項2】 請求項1に記載の動画像符号化装置において、前記デジタル動画像信号の各フレームを、複数の予測モードのうちの何れかとそれぞれ対応させている場合、前記発生量記憶手段は、前記予測モード毎に前記伝送単位毎の前記発生量を記憶すると共に、前記割当補正手段は、前記発生量記憶手段から、量子化処理すべき前記デジタル動画像信号のフレームの予測モードと同じモードについて読み出される、過去の前記伝送単位毎の前記発生量をもとにして、前記伝送単位毎の前記割当量を逐次変化させることを特徴とする動画像符号化装置。

【請求項3】 請求項1または2に記載の動画像符号化装置において、シーンチェンジを判定し、その結果を判定出力として出力するシーンチェンジ判定手段を有し、シーンチェンジの際には、前記シーンチェンジ判定手段からの判定出力により前記発生量記憶手段に記憶されている過去の前記伝送単位毎の前記発生量を、全て均等な値にリセットすることを特徴とする動画像符号化装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、動画像信号を高効率符号化する動画像符号化装置に関し、特に情報量制御を用いた動画像符号化装置に関する。

【0002】

【従来の技術】 動画像信号の符号化方式としては、テレビ電話、テレビ会議用の符号化方式が国際電信電話諮問委員会(CCITT)を中心に規格化が進められ、また蓄積媒体用の動画像符号化方式が国際標準化機構(ISO)を中心として規格化が進められている。蓄積媒体用の動画像符号化方式は、データレート最大1.5Mbpsの通称MPEG(Motion Picture coding Experts Group)1と呼ばれる規格がほぼ決定している。

【0003】 図8はこのMPEG1の規格に応じた従来の動画像符号化装置を示すブロック図であり、以下その動作を説明する。図8において、端子1から入力された動画像信号の原画像データは、加算回路2において、スイッチ18を介したスイッチ17からの動き補償処理後の参照画像データと、の差分データが算出され、該差分データは直交変換回路3において、ディスクリートコサイン変換(以後、DCT[Discrete Cosine Transform]と称す)処理され、得られた変換係数データは量子化回路4において量子化処理される。該量子化処理後の量子化データは、可変長符号化回路5において可変長符号化され、得られた符号化データは、時間的に変動する符号化データの発生量(以後、発生情報量と称す)を均一化するためにバッファメモリ6に一旦蓄積され、所定の伝送レートで端子7から送出される。

【0004】 逆量子化回路8、逆直交変換回路9は、それぞれ量子化回路4、直交変換回路3の逆処理を行う部分であり、量子化データから元の差分データを復元する。該差分データは、加算回路10において、スイッチ18を介したスイッチ17からの動き補償処理後の参照画像データと加算され、その結果、局所復号画像データが得られる。該局所復号画像データはスイッチ11によって、必要に応じてフレームメモリ12あるいはフレームメモリ13に蓄えられる。

【0005】 動き補償回路(MC; Motion Compensation)14、15、16は、局所復号画像データをもとに動き補償処理を行うものであり、未来の画像データをもとに現在の画像データの予測値を計算する後向きの動き補償回路14、過去と未来の画像データをもとに現在の画像データの予測値を計算する両方向の動き補償回路15、過去の画像データをもとに現在の画像データの予測値を計算する前向きの動き補償回路16の3つからなる。これら3つの出力データは、スイッチ17により選択的に切り換えられ参照画像データとして出力される。スイッチ18は、動き補償処理を行わない予測モードが選択された場合には「0」を選び、動き補償処理を行わない画像データを作り出すためのものである。

【0006】 量子化パラメータ制御回路19では、バッファメモリ6から伝送単位毎の発生情報量を受け取ると共に、その時点でバッファメモリ6に蓄積されている情報量(以後、蓄積情報量と称す)を受け取り、バッファメモリ6がオーバーフローやアンダーフローを起こさないような制御を行う。例えばバッファメモリ6の半分の蓄積容量を持つ仮想的なバッファメモリを想定し、後述する当該フレームの予測モードによって、情報量の割当(以後、割当情報量と称す)を決定し、その割当情報量を利用して該仮想的なバッファメモリの蓄積情報量を計算することにより、量子化パラメータを設定する。

【0007】 選択される予測モードは例えば3種類あり、フレーム間での動き補償処理を行わずに当該フレ

ム内でのみ各処理を行うフレーム内符号化モードのフレーム（Iフレーム）、フレーム内符号化に加えて過去の画像データからも予測を行う前向き予測モードのフレーム（Pフレーム）、前向き予測モードに加えて未来の画像データからも予測を行う両方向の予測モードのフレーム（Bフレーム）のうちから一つのモードが選択される。

【0008】このような、選択される予測モードが3種類である場合のフレーム順の一例を図9に示す。この場合、Iフレームは12フレームおきに一回選択され、Pフレームは前記Iフレームと次のIフレームの間で3フレームおきに一回選択され、残りがBフレームとなる。なお、fは、符号化順を示す数である。

【0009】一方、DCTや量子化処理は、例えば1フレームを縦8ライン、横8画素といった小ブロックに分割したものに対して行われる。そして、該小ブロック4つをひとまとまりとして縦16ライン、横16画素とした処理単位をマクロブロックと呼び、該マクロブロック数個をひとつながりとした処理単位をスライスと呼ぶ。量子化パラメータ制御回路19における量子化パラメータの更新は前記スライスを1つの伝送単位として行われる。

【0010】図10に、1フレームがn（但し、nは1以上の整数）個の同一サイズのスライスで構成される場合のスライス構造の一例を示す。また、図11に、図8の量子化パラメータ制御回路19での処理手順を示し、以下、その処理手順を図10を参照しつつ図11に従って説明する。

【0011】図11において、まずステップS1で処理が開始されると、ステップS2において当該スライスがフレームの先頭であるかどうか判定される。先頭ではない場合、ステップS4でバッファメモリ6を介して当該フレーム内第i（但し、iは1以上の整数）番目のスライスの発生情報量 $nc(f, i)$ が読み込まれる。ここで、fは、図9に示した符号化順を示す数である。また当該スライスがフレームの先頭である場合（ $i=1$ である場合）、ステップS4の処理を行う前に、ステップS3で当該フレームに対する割当情報量 $ns(f, i)$ が各スライスに対して均等に割当てられる。

【0012】各予測モードの1フレーム当りの割当情報量は、基本的に1フレーム内各画素に均等に割当てられるため、前記1スライス当りの割当情報量 $ns(f, i)$ は次式

【0013】

【数1】

$$ns(f, i) = \frac{NS}{n}$$

【0014】によって計算される。但しNSは1フレームに割当てられる割当情報量である。

【0015】続いてステップS5において、第i番目の

スライスの処理を終わった時点での、前述の仮想的なバッファメモリの蓄積情報量 $BP(f, i)$ が次式

【0016】

【数2】

$$BP(f, i) = BP(f, i-1) + nc(f, i) - ns(f, i)$$

【0017】によって算出され、ステップS6において次のスライス、つまり第(i+1)番目のスライスを量子化処理するための量子化パラメータ $Q(f, i+1)$ が次式

【0018】

【数3】

$$Q(f, i+1) = INT\left(\frac{BP(f, i)}{C}\right) + Q_{\min}$$

【0019】により計算され、ステップS7においてその値を出力することによって、ステップS8でその処理を終了する。但し数3において、Cは前記仮想的なバッファメモリのバッファサイズによって決定される定数値、 Q_{\min} は量子化パラメータの最小値であり、INT()は0に向かっての切捨てを表す。

【0020】この場合の量子化パラメータ制御特性は図12のように表され、前記仮想的なバッファメモリの蓄積情報量BPが多い場合には、大きい値の量子化パラメータQを出力して比較的大きな値のステップ幅で粗い量子化処理を行い、それにより発生情報量を減らし、逆に、蓄積情報量BPが少ない場合には、小さい値の量子化パラメータQを出力して比較的小きな値のステップ幅で細かい量子化処理を行い、それにより発生情報量を増やして、バッファメモリ6でのオーバーフローやアンダーフローが起きないように発生情報量を制御している。

【0021】

【発明が解決しようとする課題】しかしながら、上記した量子化パラメータ制御を行った場合、1フレーム内で伝送単位毎（スライス毎）に変化する発生情報量に対して、各伝送単位（各スライス）に対する割当情報量が等しいため、発生情報量の変化の傾向が直接バッファメモリの蓄積情報量に影響してしまう。

【0022】従って、量子化パラメータの値は該蓄積情報量の値と比例関係にあることから、1フレーム内で発生情報量が大きく変動した場合、量子化パラメータの値も伝送単位毎（スライス毎）に大きく変動することになる。このため、該量子化パラメータに応じて決定される量子化ステップ幅の値も、伝送単位毎（スライス毎）に大きく変動してしまっており、結果的に、前後のスライス（例えば、第i番目のスライスと第(i+1)番目のスライス）でかけ離れた値となることがあり、その様な場合には、一画面内で再生画像が画質の良い部分と画質の悪い部分とに境界線ではっきり分かれてしまうという問題があった。

【0023】本発明の目的は、上記した従来技術の問題点を解決し、1フレーム内の量子化パラメータの値が大

きく変動するのを抑えるような制御ができ、それによって再生画像の画質変動を小さくする動画像符号化方式を提供することにある。

【0024】

【課題を解決するための手段】本発明は、伝送単位毎の発生情報量を記憶し、過去の伝送単位毎の発生情報量として出力する発生情報量記憶手段と、該発生情報量記憶手段からの出力によって伝送単位毎の情報量の割当比率を変化させる割当補正手段を有し、1フレーム内で変化する発生情報量の傾向に沿った割当情報量によりバッファメモリの蓄積情報量を計算し、量子化パラメータを該蓄積情報量に応じたものとするような量子化パラメータ制御手段を設ける。

【0025】また、本発明は、伝送単位毎の発生情報量を予測モード毎に記憶し、過去の伝送単位毎の発生情報量として予測モードに応じて出力する発生情報量記憶手段と、該発生情報量記憶手段からの出力によって、予測モード毎に伝送単位毎の情報量の割当比率を変化させる割当補正手段を有し、1フレーム内で変化する発生情報量の傾向に沿った割当情報量によりバッファメモリの蓄積情報量を計算し、量子化パラメータを該蓄積情報量に応じたものとするような量子化パラメータ制御手段を設ける。

【0026】さらに、本発明は、シーンチェンジを判定し、その結果を判定出力として出力するシーンチェンジ判定手段を有し、シーンチェンジと判定された場合には、前記発生情報量記憶手段に記憶されている過去の伝送単位毎の発生情報量を、全て均等な値にリセットするような制御手段を設ける。

【0027】

【作用】発生情報量記憶手段は、各予測モード毎に伝送単位毎の発生情報量を記憶し、割当補正手段は、該発生情報量に応じて伝送単位毎の情報量の割当比率を変化させ、発生情報量が多いと予想される伝送単位に対しては大きな値の割当情報量を与え、発生情報量が少ないと予想される伝送単位に対しては小さな値の割当情報量を与える。量子化パラメータ制御手段は、伝送単位毎の発生情報量と該割当情報量からバッファメモリの蓄積情報量を計算し、該蓄積情報量に応じて量子化パラメータを設定するので、フレーム内での量子化パラメータの変動を最小限に抑えることができる。

【0028】シーンチェンジ判定手段はシーンチェンジを判定し、その結果を判定出力として出力する。発生情報量記憶手段は、該判定出力を受け取り、シーンチェンジと判定された場合には、記憶されている過去の伝送単位毎の発生情報量を全て均等な値にリセットする。割当補正手段は、該発生情報量記憶手段の出力に応じて割当の比率を変えるので、シーンチェンジの場合には、過去の伝送単位毎の発生情報量に関らず、各伝送単位に均等な割当情報量が与えられる。

【0029】

【実施例】まず、本発明の第1の実施例について説明する。図1は本発明の第1の実施例としての動画像符号化装置を示すブロック図であり、前述の図8に対応する部分には同一符号を付けて重複する説明を省略する。

【0030】図1に示すように、図8に示した従来の構成に対し、量子化パラメータ制御回路20と、割当補正回路21と、発生情報量記憶回路22が、本実施例において新たな構成要素となる部分である。

【0031】また、図2は図1の量子化パラメータ制御回路20、割当補正回路21及び発生情報量記憶回路22での処理手順を示すフローチャートである。以下、その処理手順を、例えばスライス構造が前述の図10のようである場合について、図2に従って説明する。なお、前述の図11と同様の処理をする部分には、同一符号を付けて詳細な説明を省略する。

【0032】図2において、まずステップS9で処理が開始されると、ステップS2において当該スライスがフレームの先頭であるかどうか判定される。先頭ではない場合、ステップS4において発生情報量 $nc(f, i)$ が読み込まれるが、先頭の場合、ステップS10で当該フレームが入力画像の先頭であるかどうか判断される。

【0033】先頭ではない場合、処理は直接ステップS12に移るが、先頭の場合、まずステップS11において、発生情報量記憶回路22に記憶されている過去のスライス毎の発生情報量を全て均等な値にリセットしてから、ステップS12に処理を移す。これは、符号化するフレームが入力画像の先頭のフレームの場合、参照すべき過去のスライス単位の発生情報量が存在しないためである。

【0034】ステップS12では、割当補正回路21において、発生情報量記憶回路22から過去のスライス毎の発生情報量 $nc(f-1, i)$ を読み込み、各スライスに対する割当情報量 $ns(f, i)$ が次式

【0035】

【数4】

$$ns(f, i) = \frac{nc(f-1, i)}{\sum_{j=1}^n nc(f-1, j)} \times NS$$

【0036】によって計算される。

【0037】図3は図1の割当補正回路21での処理動作を説明するための説明図であり、(a)は1フレーム内の各スライスに均等の割当を行った場合の各スライス毎の割当情報量と発生情報量を表し、(b)は本実施例による割当補正を行った場合の各スライス毎の割当情報量を表す。

【0038】つまり、過去のスライス毎の発生情報量の変化が図3(a)に示すようであったとき、当該フレ

ム内の各スライスに対する割当情報量は、図3(b)に示すように前記発生情報量の変化に伴った重み付けが行われた形になる。

【0039】次に、ステップS4で当該スライスの発生情報量 $nc(f, i)$ を読み込むと、ステップS13で発生情報量記憶回路22において $nc(f-1, i)$ を $nc(f, i)$ に書き替えることにより、その内容を更新する。ステップS5以降は図11と同様の処理で、 $Q(f+1, i)$ を出力して、ステップS14において処理を終了する。

【0040】このようにして、本実施例によれば、過去に符号化されたフレームの伝送単位毎(スライス毎)の発生情報量を、当該フレームの伝送単位毎(スライス毎)の割当情報量の算出にフィードバックさせることによって、発生情報量が多いと予想される伝送単位(スライス)には比較的大きな値の割当情報量を与え、発生情報量が少ないと予想される伝送単位(スライス)には比較的小きな値の割当情報量を与えることができる。従って、係る処理により、バッファメモリの蓄積情報量の変化を小さく抑えることができるので、それに応じて量子化パラメータの変動も小さく抑えることができる。

【0041】次に、本発明の第2の実施例について説明する。本実施例における構成は、前述の図1に示した構成と同様であるので、以下、図1を参照する。

【0042】また、図4は本実施例における量子化パラメータ制御回路20、割当補正回路21及び発生情報量記憶回路22での処理手順を示すフローチャートである。以下、その処理手順を図4に従って説明する。なお、前述の図2または図11と同様の処理をする部分には、同一符号を付けて詳細な説明を省略する。

【0043】図4において、まずステップS15で処理を開始し、ステップS2で当該スライスがフレームの先頭だと判定されると、ステップS16では、当該フレームが何れかの予測モードの先頭であるかどうか判定される。

【0044】先頭ではない場合、処理は直接ステップS17に移るが、先頭の場合、まずステップS11において、発生情報量記憶回路22に各予測モード毎に記憶されている過去のスライス毎の発生情報量のうち、当該予測モードについての過去のスライス毎の発生情報量を全て均等な値にリセットしてから、ステップS17に処理を移す。

【0045】ステップS17では、当該フレームの予測モードが判定され、Iフレームの場合にはステップS18により、割当補正回路21において、発生情報量記憶回路22からIフレームについての過去のスライス毎の発生情報量 $nc(f-1, i)$ を読み込み、各スライスに対する割当情報量 $ns(f, i)$ が次式

【0046】

【数5】

$$ns(f, i) = \frac{nc(f-1, i)}{\sum_{j=1}^n nc(f-1, j)} \times NI$$

【0047】によって計算され、同様にPフレームの場合にはステップS19により、Pフレームについての過去のスライス毎の発生情報量 $nc(f-1, i)$ を読み込み、 $ns(f, i)$ が次式

【0048】

【数6】

$$ns(f, i) = \frac{nc(f-1, i)}{\sum_{j=1}^n nc(f-1, j)} \times NP$$

【0049】によって計算され、同様にBフレームの場合にはステップS20により、Bフレームについての過去のスライス毎の発生情報量 $nc(f-1, i)$ を読み込み、 $ns(f, i)$ が次式

【0050】

【数7】

$$ns(f, i) = \frac{nc(f-1, i)}{\sum_{j=1}^n nc(f-1, j)} \times NB$$

【0051】によって計算される。

【0052】ここで、NI、NP、NBはそれぞれIフレーム、Pフレーム、Bフレームに対する1フレーム分の割当情報量であり、各予測モードに対する割当の比率を予め設定した場合に、伝送レートに応じて決定される値である。なお、 f は、前述の図9に示した全体的な符号化順を示す数ではなく、各予測モード毎の符号化順を示す数である。即ち、図9において、I、P、Bにそれぞれ添えて付してある数のことである。

【0053】実験によれば、あるBフレームを例にとった場合において、図5に示すように、前述の割当補正を行わない場合、つまり各スライスに対して均等の割当を行った場合、1フレーム内で量子化パラメータの値は大きく変動し、その分散値 σ_q が2.557となったのに対して、前述の割当補正を行った場合、つまり各スライスに対して重み付けした割当を行った場合、1フレーム内の量子化パラメータの分散値 σ_q は0.872となつて、1フレーム内の各スライスに対して均等の割当を行った場合よりも、1フレーム内の各スライスに対して重み付けした割当を行った場合の方が、1フレーム内での量子化パラメータの変動を抑えられるということを確認できた。

【0054】このようにして、本実施例によれば、過去に符号化された当該フレームと同一の予測モードのフレームの伝送単位毎(スライス毎)の発生情報量を、当該フレームの伝送単位毎(スライス毎)の割当情報量の算

出にフィードバックさせることによって、各予測モード毎の発生情報量の傾向を参照することができる。従って、係る処理により、バッファメモリの蓄積情報量の変化を小さく抑えることができるので、それに応じて量子化パラメータの変動も小さく抑えることができる。

【0055】図6は本発明の第3の実施例としての動画像符号化装置を示すブロック図であり、前述の図1または図8に対応する部分には同一符号を付けて重複する説明を省略する。図6に示すように、前述の図1に示した構成に対し、シーンチェンジ判定回路23が、本実施例において新たな構成要素となる部分である。

【0056】シーンチェンジ判定回路23は、IフレームやPフレームといったフレーム間の予測を行う予測モードの場合に、当該フレームがシーンチェンジであるかどうかを判定し、その結果を判定出力として発生情報量記憶回路22に出力する。シーンチェンジかどうかの判定は、例えば当該フレームの先頭スライスに含まれるマクロブロックのうち、半数以上がフレーム内予測のモード（以後、イントラモードと称す）の場合はシーンチェンジとし、半数より少ない場合はシーンチェンジではないとする。これはシーンチェンジの場合、当該フレームとそれ以前に符号化されたフレームとの相関度が低くなるため、イントラモードが選択されるマクロブロックが増えるからである。

【0057】また、図7は図6の量子化パラメータ制御回路20、割当補正回路21及び発生情報量記憶回路22での処理手順を示すフローチャートである。以下、シーンチェンジ判定回路23を利用した場合の、上記処理手順を図7に従って説明する。なお、前述の図2、図4または図11と同様の処理をする部分には、同一符号を付けて詳細な説明を省略する。

【0058】図7において、ステップS23で当該フレームがシーンチェンジではないと判定された場合、処理は直接ステップS12に移るが、シーンチェンジであると判定された場合、ステップS11において、発生情報量記憶回路22に記憶されている当該予測モードについての過去のスライス毎の発生情報量を全て均等な値にリセットしてから、ステップS12に処理を移す。

【0059】このようにして、本実施例によれば、過去に符号化された当該フレームと同一の予測モードのフレームの伝送単位毎の発生情報量を、当該フレームの伝送単位毎の割当情報量の算出にフィードバックさせる場合に、シーンチェンジと判定されたときには該フィードバックを行わないような処理をすることによって、当該フレームと過去のフレームの相関がある場合にのみ、予測モード毎の過去の発生情報量の傾向を参照することができる。

【0060】以上説明した本発明の3つの実施例では、伝送単位としてのスライスを、図10に示すようなサイズで、1フレーム内で全て同一とした場合について述べ

たが、スライスのサイズはこれに限らず、例えば1マクロブロックを1スライスとした場合等にも適用し得る。

【0061】また、前述の第2の実施例では、I、P、Bフレームの3種類の予測モード全てについて重み付けした割当を行う場合について述べたが、これはこの限りではなく、例えば連続するIフレームの間隔がかなり開いてしまう場合、図4におけるステップS18を、均等な重み付けを行うような処理に置き換えることによって、Iフレームだけは常に均等の割当を行うというように、重み付けした割当を行うモードと、均等の割当を行うモードを混在させることもできる。

【0062】また、前述の第2または第3の実施例では、I、P、Bフレームの3種類の予測モードで処理をする場合について述べたが、例えばI、Pフレームの2種類で処理する場合にも本発明は適用でき、フレームの予測モードは前記3種類に限るものではない。

【0063】さらに、前述の第3の実施例では、フレームの先頭スライスに含まれるイントラモードのマクロブロックの個数の割合でシーンチェンジを判定する場合について述べたが、シーンチェンジであるかどうかの判定出力を得られるようなシーンチェンジ判定手段であれば、その判定方法は前記方法に限るものではない。

【0064】

【発明の効果】以上説明したように、本発明によれば、過去に符号化された同一の予測モードのフレームの伝送単位毎の発生情報量を利用して、当該フレームの伝送単位毎の割当情報量の比率を変化させることにより、またシーンチェンジの際には前記割当の比率を均等に戻すことによって、発生情報量の傾向に沿った割当情報量を決定することができ、バッファメモリの蓄積情報量の変化を小さくすることができる。量子化パラメータを前記蓄積情報量に応じたものとするような制御をすることによって、各フレーム内での量子化パラメータの変動を小さく抑えることができる。量子化の際のステップ幅は前記量子化パラメータに応じたものとなるので、再生画像が1画面内で画質が極端に異なることがなくなり、1画面内で均一の画質となるため、全体で劣化が目立たなくなる。

【図面の簡単な説明】

【図1】本発明の第1の実施例としての動画像符号化装置を示すブロック図である。

【図2】図1の量子化パラメータ制御回路20、割当補正回路21及び発生情報量記憶回路22での処理手順を示すフローチャートである。

【図3】図1の割当補正回路21での処理動作を説明するための説明図である。

【図4】本発明の第2の実施例としての動画像符号化装置における量子化パラメータ制御回路20、割当補正回路21及び発生情報量記憶回路22での処理手順を示すフローチャートである。

【図5】本発明の第2の実施例による重み付け割当の効果の説明するための説明図である。

【図6】本発明の第3の実施例としての動画像符号化装置を示すブロック図である。

【図7】図6の量子化パラメータ制御回路20、割当補正回路21及び発生情報量記憶回路22での処理手順を示すフローチャートである。

【図8】従来の動画像符号化装置を示すブロック図である。

【図9】選択される予測モードが3種類である場合のフレーム順の一例を示す説明図である。

【図10】1フレームがn個の同一サイズのスライスで

構成される場合のスライス構造の一例を示す説明図である。

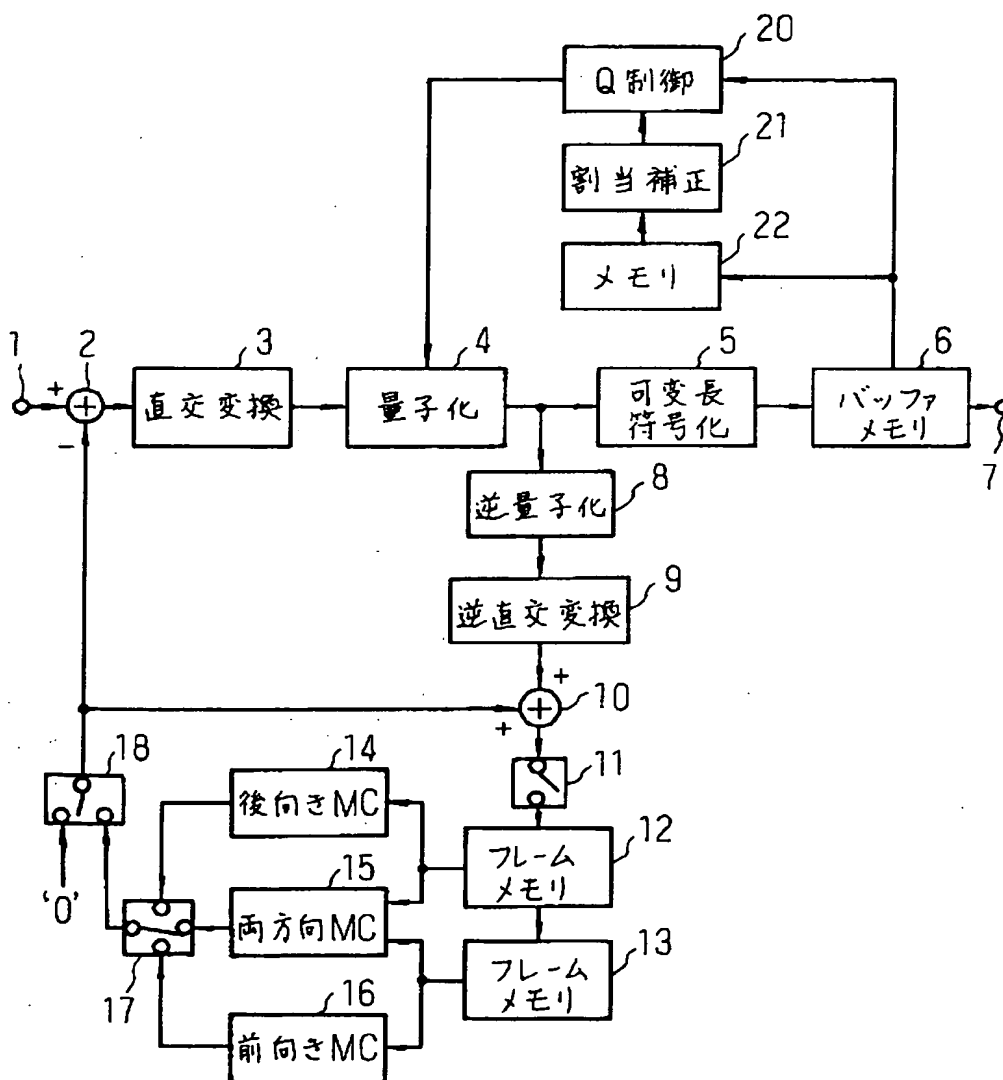
【図11】図8の量子化パラメータ制御回路19での処理手順を示すフローチャートである。

【図12】図8の量子化パラメータ制御回路19による量子化パラメータ制御特性を示す特性図である。

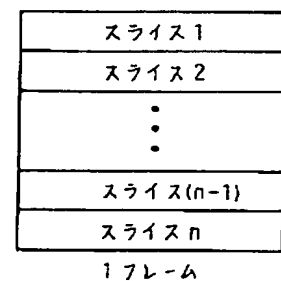
【符号の説明】

3…直交変換回路、4…量子化回路、5…可変長符号化回路、6…バッファメモリ、19、20…量子化パラメータ制御回路、21…割当補正回路、22…発生情報量記憶回路、23…シーンチェンジ判定回路。

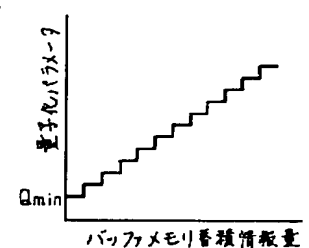
【図1】



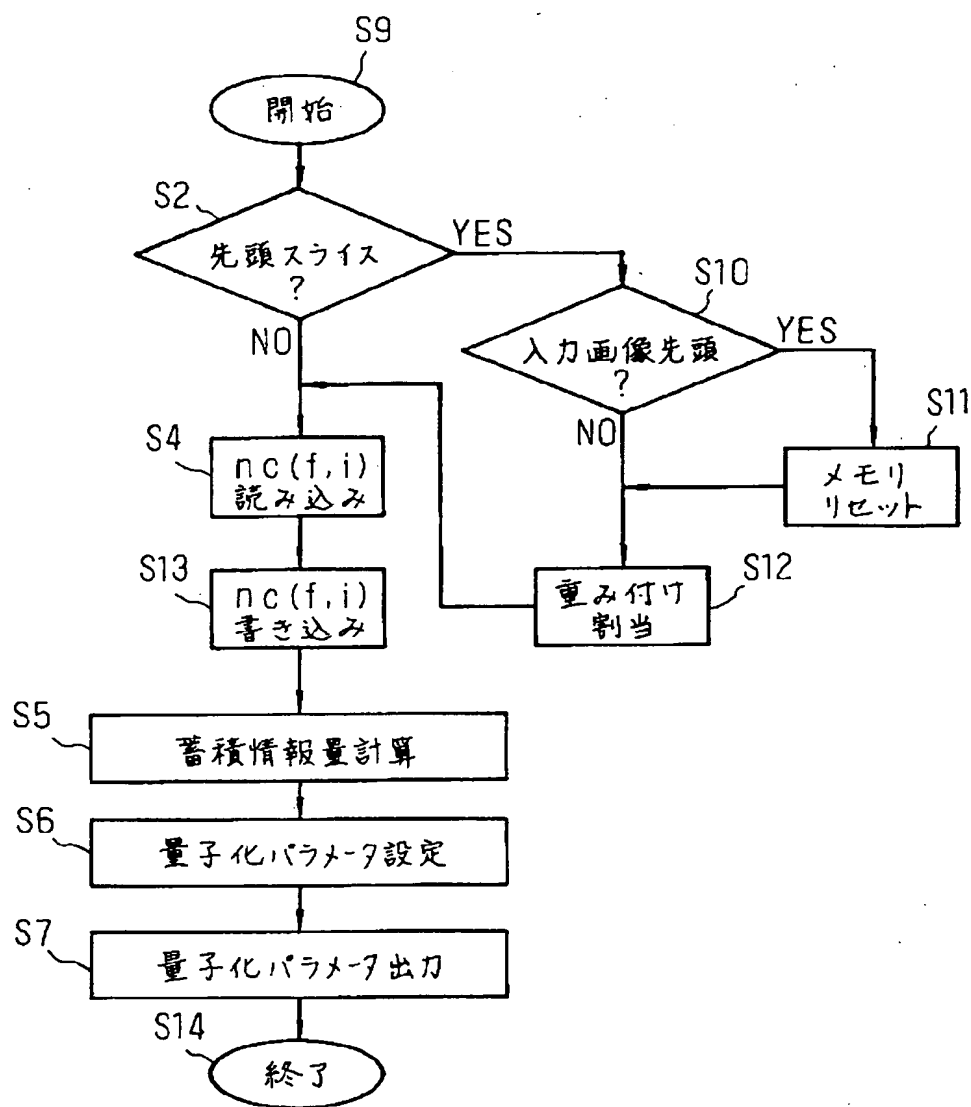
【図10】



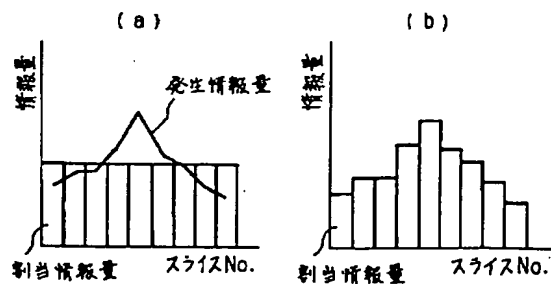
【図12】



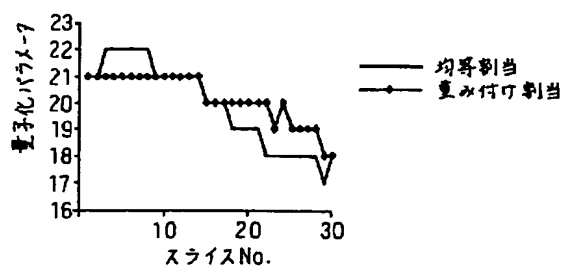
【図2】



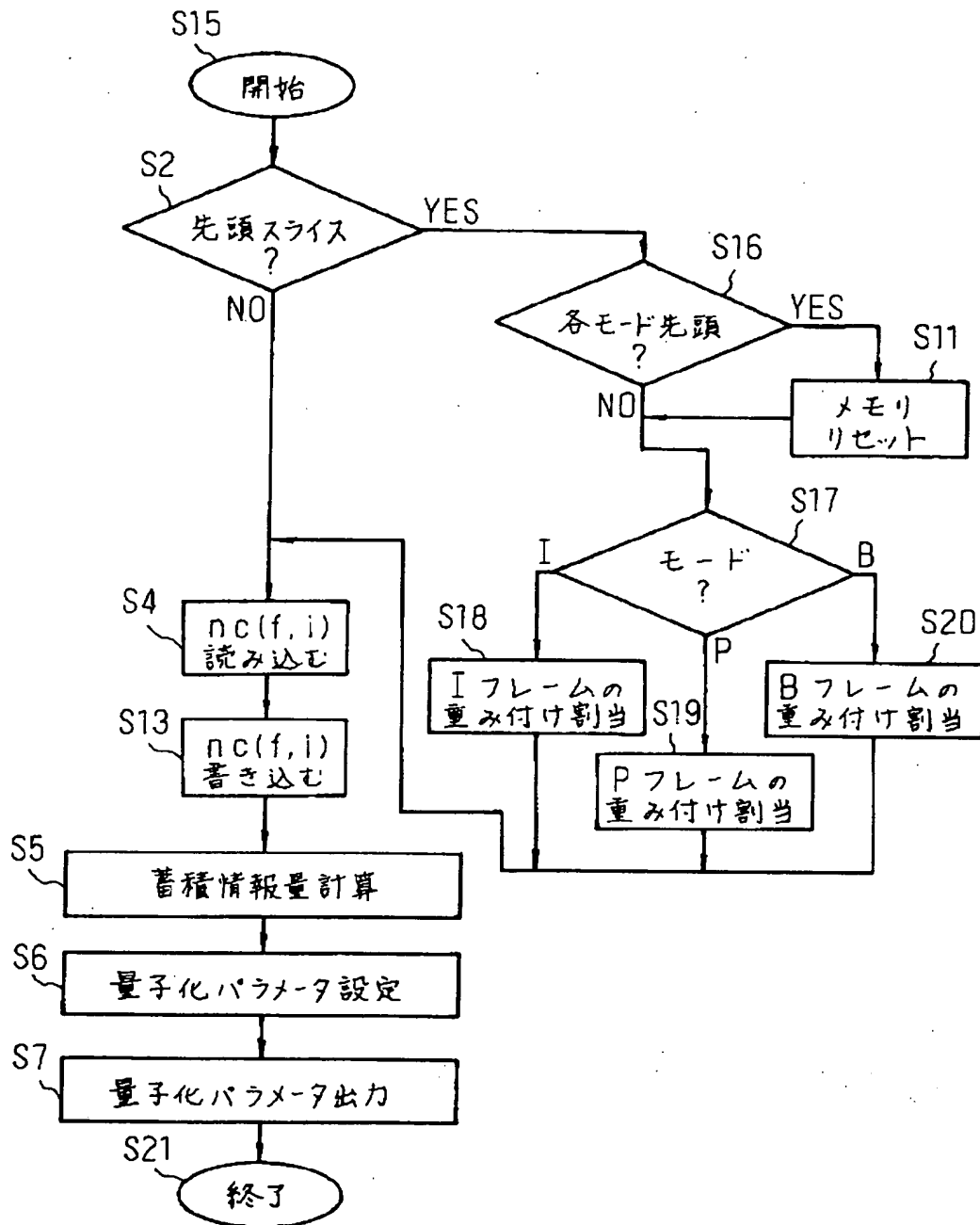
【図3】



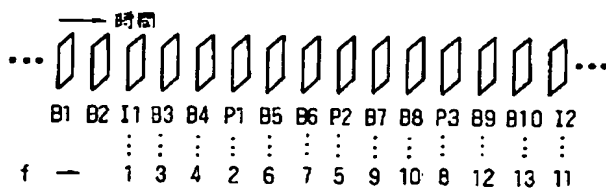
【図5】



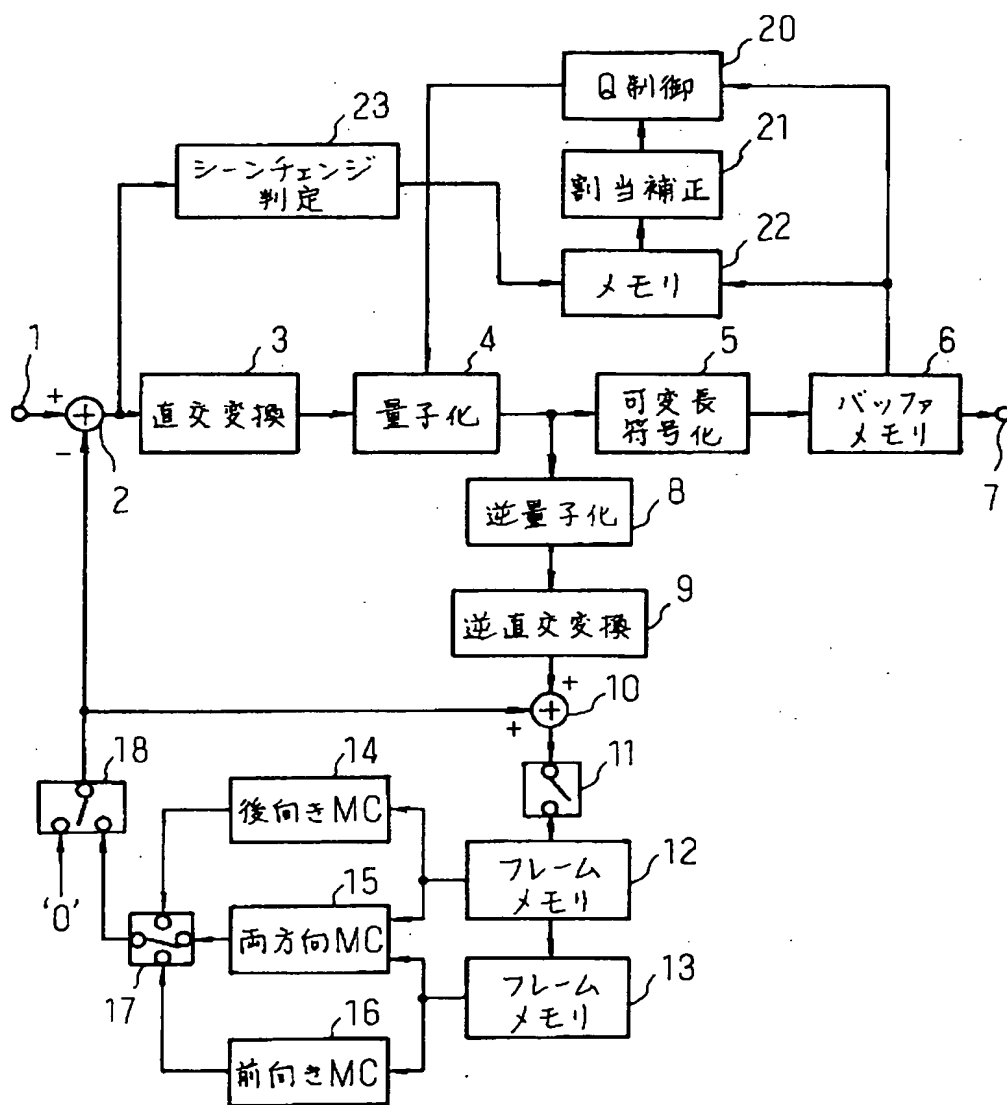
【図4】



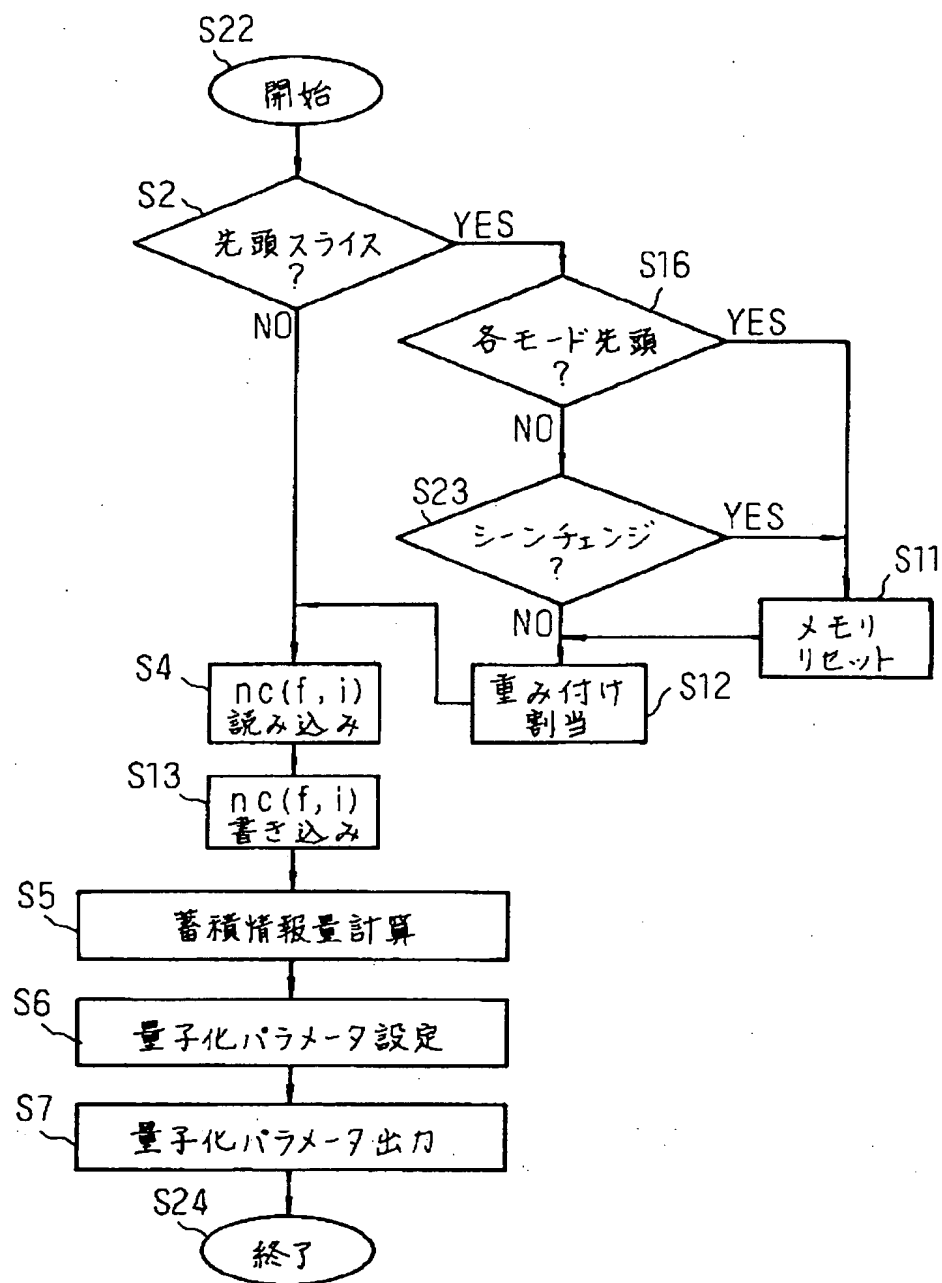
【図9】



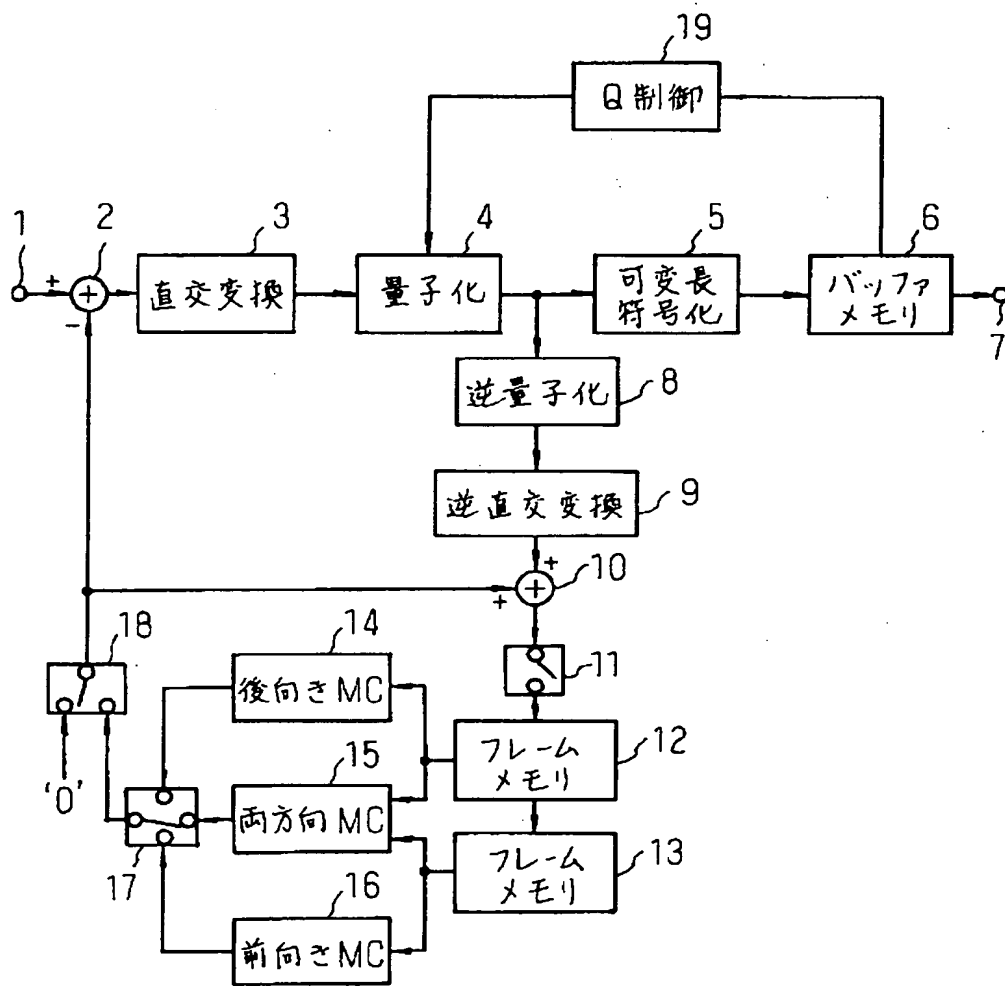
【図 6】



【図7】



【図8】



【図11】

